

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-131444

(43)Date of publication of application : 12.05.2000

(51)Int.Cl.

G01T 1/20  
G01T 1/202  
H01L 27/14

(21)Application number : 10-307033

(71)Applicant : CANON INC

(22)Date of filing : 28.10.1998

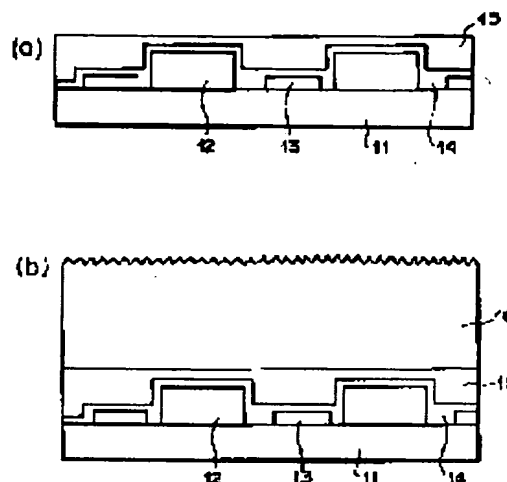
(72)Inventor : MOCHIZUKI CHIORI

(54) DEVICE AND SYSTEM FOR DETECTING RADIATION AND MANUFACTURE OF DEVICE THEREFOR

(57)Abstract:

PROBLEM TO BE SOLVED: To improve the crystallinity of CsI.

SOLUTION: A radiation detecting device is formed by providing a scintillator layer 16 to convert incident radiation into light detectable for a photoelectric converting element 12 on a sensor substrate on which a pair of photoelectric converting elements 12 and a plurality of switch elements 13 are arranged. In the radiation detecting device, a flattened layer 15 with a flat surface for a surface in contact with the scintillator layer 16 is provided between the sensor substrate and the scintillator layer 16.



## LEGAL STATUS

[Date of request for examination] 30.05.2002

[Date of sending the examiner's decision of rejection] 01.07.2005

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection] 2005-14679

[Date of requesting appeal against examiner's decision of rejection] 01.08.2005

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

## **JP2000131444**

Publication Title:

**DEVICE AND SYSTEM FOR DETECTING RADIATION AND MANUFACTURE  
OF DEVICE THEREFOR**

Abstract:

Abstract of JP2000131444

**PROBLEM TO BE SOLVED:** To improve the crystallinity of Csl. **SOLUTION:** A radiation detecting device is formed by providing a scintillator layer 16 to convert incident radiation into light detectable for a photoelectric converting element 12 on a sensor substrate on which a pair of photoelectric converting elements 12 and a plurality of switch elements 13 are arranged. In the radiation detecting device, a flattened layer 15 with a flat surface for a surface in contact with the scintillator layer 16 is provided between the sensor substrate and the scintillator layer 16.

Data supplied from the esp@cenet database - Worldwide

-----  
Courtesy of <http://v3.espacenet.com>

*This Patent PDF Generated by Patent Fetcher(TM), a service of Stroke of Color, Inc.*

Patent provided by Sughrue Mion, PLLC - <http://www.sughrue.com>

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号  
特開2000-131444  
(P2000-131444A)

(43)公開日 平成12年5月12日(2000.5.12)

(51)Int.Cl. <sup>7</sup>	識別記号	F I	テマコード(参考)
G 0 1 T 1/20		C 0 1 T 1/20	C 2 G 0 8 8
			D 4 M 1 1 8
			E
1/202		1/202	
H 0 1 L 27/14		H 0 1 L 27/14	K
		審査請求 未請求 請求項の数28	〇 L (全 10 頁)

(21)出願番号 特願平10-307033

(22)出願日 平成10年10月28日(1998.10.28)

(71)出願人 000001007

キヤノン株式会社

東京都大田区下丸子3丁目30番2号

(72)発明者 望月 千織

東京都大田区下丸子3丁目30番2号 キヤ  
ノン株式会社内

(74)代理人 100065385

弁理士 山下 稔平

Fターム(参考) 2G088 EE01 EE27 FF02 FF14 GG10

GG16 GG19 GG20 JJ05 JJ37

KK32 MM10

4M118 AA01 AB01 BA05 CA05 CA34

CB06 FB03 FB09 FB13 FB20

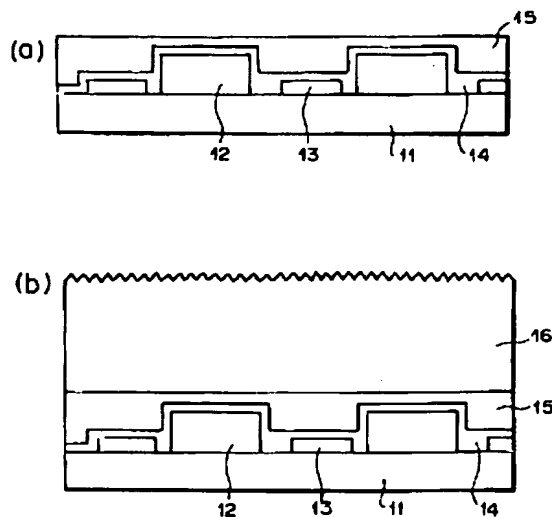
FB24 GA02

(54)【発明の名称】 放射線検出装置、放射線検出システム、及び放射線検出装置の製造方法

(57)【要約】

【課題】 C s I の結晶性を向上させる。

【解決手段】 一对の光電変換素子12とスイッチ素子13とが複数配置されたセンサー基板上に、入射した放射線を光電変換素子12が検知可能な光に変換するシンチレーター層16を設けてなる放射線検出装置において、シンチレーター層16と接する面が平坦面である平坦化層15を、センサー基板とシンチレーター層16との間に設けた。



11 : 基板  
12 : P I N  
13 : T F T  
14 : S i N  
15 : 平坦化層  
16 : シンチレータ層

【特許請求の範囲】

【請求項1】 一対の光電変換素子とスイッチ素子とが複数配置されたセンサー基板上に、入射した放射線を該光電変換素子が検知可能な光に変換するシンチレーター層を設けてなる放射線検出装置において、

前記シンチレーター層と接する面が平坦面である平坦化層を、前記センサー基板と前記シンチレーター層との間に設けたことを特徴とする放射線検出装置。

【請求項2】 請求項1に記載の放射線検出装置において、前記平坦化層は、前記センサー基板上に設けられた保護層を平坦化することで得られた層であることを特徴とする放射線検出装置。

【請求項3】 請求項1に記載の放射線検出装置において、前記平坦化層は、前記センサー基板上に設けられた保護層上に設けられていることを特徴とする放射線検出装置。

【請求項4】 請求項1～3のいずれかの請求項に記載の放射線検出装置において、前記シンチレーター層上に第2の平坦化層を設けたことを特徴とする放射線検出装置。

【請求項5】 請求項4に記載の放射線検出装置において、前記第2の平坦化層は前記シンチレーター層の端面を覆っていることを特徴とする放射線検出装置。

【請求項6】 請求項1～3のいずれかの請求項に記載の放射線検出装置において、前記シンチレーター層が平坦化されていることを特徴とする放射線検出装置。

【請求項7】 請求項4又は請求項5に記載の放射線検出装置において、前記第2の平坦化層上に光反射膜が設けられていることを特徴とする放射線検出装置。

【請求項8】 請求項6に記載の放射線検出装置において、平坦化された前記シンチレーター層上に光反射膜が設けられていることを特徴とする放射線検出装置。

【請求項9】 基体上に一対の光電変換素子とスイッチ素子とが複数配置されたセンサー基板を複数配置し、該複数のセンサー基板上に平坦化層を設け、該平坦化層上にシンチレーター層を設けたことを特徴とする放射線検出装置。

【請求項10】 請求項9に記載の放射線検出装置において、前記シンチレーター層上に第2の平坦化層を設けたことを特徴とする放射線検出装置。

【請求項11】 請求項10に記載の放射線検出装置において、前記第2の平坦化層は前記シンチレーター層の端面を覆っていることを特徴とする放射線検出装置。

【請求項12】 請求項10又は請求項11に記載の放射線検出装置において、前記第2の平坦化層上に光反射膜が設けられていることを特徴とする放射線検出装置。

【請求項13】 請求項1～12のいずれかの請求項に記載の放射線検出装置において、前記シンチレーター層は柱状結晶であることを特徴とする放射線検出装置。

【請求項14】 請求項1～13に記載の放射線検出装

置において、前記シンチレーター層はCsI結晶であることを特徴とする放射線検出装置。

【請求項15】 請求項1～14のいずれかの請求項に記載の放射線検出装置と、

該放射線検出装置からの信号を処理する信号処理手段と、

前記信号処理手段からの信号を記録する為の記録手段と、

前記信号処理手段からの信号を表示する為の表示手段と、

前記信号処理手段からの信号を電送する為の電送手段と、を有することを特徴とする放射線検出システム。

【請求項16】 一対の光電変換素子とスイッチ素子とが複数配置されたセンサー基板上に保護層を形成する工程と、前記保護層上にその表面が平坦な平坦化層を形成する工程と、前記平坦化層上にシンチレーター層を形成する工程と、を有する放射線検出装置の製造方法。

【請求項17】 一対の光電変換素子とスイッチ素子とが複数配置されたセンサー基板上に保護層を形成する工程と、前記保護層の表面を平坦化する工程と、平坦化された保護層上にシンチレーター層を形成する工程と、を有する放射線検出装置の製造方法。

【請求項18】 請求項16又は請求項17に記載の放射線検出装置の製造方法において、前記シンチレーター層上に第2の平坦化層を設ける工程を有することを特徴とする放射線検出装置の製造方法。

【請求項19】 請求項18に記載の放射線検出装置の製造方法において、前記第2の平坦化層は前記シンチレーター層の端面を覆っていることを特徴とする放射線検出装置の製造方法。

【請求項20】 請求項16又は請求項17に記載の放射線検出装置の製造方法において、前記シンチレーター層を平坦化する工程を有することを特徴とする放射線検出装置の製造方法。

【請求項21】 請求項18又は請求項19に記載の放射線検出装置の製造方法において、前記第2の平坦化層上に光反射膜を設ける工程を有することを特徴とする放射線検出装置の製造方法。

【請求項22】 請求項20に記載の放射線検出装置の製造方法において、平坦化された前記シンチレーター層上に光反射膜を設ける工程を有することを特徴とする放射線検出装置の製造方法。

【請求項23】 基体上に一対の光電変換素子とスイッチ素子とが複数配置されたセンサー基板を複数配置し、該複数のセンサー基板上に平坦化層を設ける工程と、該平坦化層上にシンチレーター層を設ける工程と、を有することを特徴とする放射線検出装置の製造方法。

【請求項24】 請求項23に記載の放射線検出装置の製造方法において、前記シンチレーター層上に第2の平坦化層を設けたことを特徴とする放射線検出装置の製造

方法。

【請求項25】 請求項24に記載の放射線検出装置の製造方法において、前記第2の平坦化層は前記シンチレーター層の端面を覆っていることを特徴とする放射線検出装置の製造方法。

【請求項26】 請求項24又は請求項25に記載の放射線検出装置の製造方法において、前記第2の平坦化層上に光反射膜が設けられていることを特徴とする放射線検出装置の製造方法。

【請求項27】 請求項16～26のいずれかの請求項に記載の放射線検出装置の製造方法において、前記シンチレーター層は柱状結晶であることを特徴とする放射線検出装置の製造方法。

【請求項28】 請求項16～27に記載の放射線検出装置の製造方法において、前記シンチレーター層はC s I結晶であることを特徴とする放射線検出装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は放射線検出装置、放射線検出システム、及び放射線検出装置の製造方法に係わり、特に、一対の光電変換素子とスイッチ素子とが複数配置されたセンサー基板上に、入射した放射線を該光電変換素子が検知可能な光に変換するシンチレーター層を設けてなる放射線検出装置、放射線検出システム、及び放射線検出装置の製造方法に関する。

【0002】

【従来の技術】医療分野や非破壊検査等の分野で、X線等の放射線をシンチレーターで光に変換し、その光をイメージセンサーで光電変換して画像データとして保存、転送するシステムが注目されている。

【0003】このようなシステムに用いる放射線検出装置としては、例えば特開平7-27863号公報に、X線を光に変換するシンチレーターの材料としてC s Iを用い、このC s Iを2次元センサ基板上に配置させた放射線検出装置が開示されている。

【0004】

【発明が解決しようとする課題】ところで、上記のような放射線検出装置においては、医療検査、非破壊検査のハイスピード化、人体に与える影響によるX線照射量の低減等の要請から、放射線検出装置の高感度化が望まれる。

【0005】本発明の目的は、放射線検出装置の画素の実質的な開口率を上げ、高感度化、ハイスピード化の可能な放射線検出装置及びその製造方法、放射線検出システムを提供するものである。

【0006】

【課題を解決するための手段】本発明の放射線検出装置は、一対の光電変換素子とスイッチ素子とが複数配置されたセンサー基板上に、入射した放射線を該光電変換素

子が検知可能な光に変換するシンチレーター層を設けてなる放射線検出装置において、前記シンチレーター層と接する面が平坦面である平坦化層を、前記センサー基板と前記シンチレーター層との間に設けたことを特徴とする。

【0007】また本発明の放射線検出装置は、基体上に一対の光電変換素子とスイッチ素子とが複数配置されたセンサー基板を複数配置し、該複数のセンサー基板上に平坦化層を設け、該平坦化層上にシンチレーター層を設けたことを特徴とする。

【0008】本発明の放射線検出システムは、本発明の放射線検出装置と、該放射線検出装置からの信号を処理する信号処理手段と、前記信号処理手段からの信号を記録する為の記録手段と、前記信号処理手段からの信号を表示する為の表示手段と、前記信号処理手段からの信号を電送する為の電送手段と、を有することを特徴とする。

【0009】本発明の放射線検出装置の製造方法は、一対の光電変換素子とスイッチ素子とが複数配置されたセンサー基板上に保護層を形成する工程と、前記保護層上にその表面が平坦な平坦化層を形成する工程と、前記平坦化層上にシンチレーター層を形成する工程と、を有するものである。

【0010】また本発明の放射線検出装置の製造方法は、一対の光電変換素子とスイッチ素子とが複数配置されたセンサー基板上に保護層を形成する工程と、前記保護層の表面を平坦化する工程と、平坦化された保護層上にシンチレーター層を形成する工程と、を有するものである。

【0011】また本発明の放射線検出装置の製造方法は、基体上に一対の光電変換素子とスイッチ素子とが複数配置されたセンサー基板を複数配置し、該複数のセンサー基板上に平坦化層を設ける工程と、該平坦化層上にシンチレーター層を設ける工程と、を有することを特徴とする。

【0012】以下、図2及び図3に示すセンサー基板を本発明に適用した場合を例にとって説明する。

【0013】図2及び図3において、101はP I N型フォトダイオード、102はT F Tである。図3から明らかなように、P I N型フォトダイオード101とT F T 102とは層構成および各層の膜厚も異なる（構成の詳細な説明は後述する。）。その結果、センサー基板の表面はT F T、フォトダイオード間で大きな段差を生ずることになる。

【0014】センサー材料としてa-S i膜を使用し、配線材料としてA lを使用する場合、S i N保護膜は成膜温度に制限がある状態で形成されている。そのため、センサー基板表面の段差のステップカバレジは検計の余地が残っている。しかし、仮に、カバレジが改善されたとしても表面段差はそのまま保存される。

【0015】本発明者は、このような段差のある表面に、CsI等のシンチレーターを形成する場合、PIN型フォトダイオードのバイアスライン、また、周辺部の段差でCsI成長状態が悪く、結晶性が乱れ、その影響で実質的な開口率が低下することを見出した。そして、本発明者がCsI等のシンチレーター層を形成する面を平坦化したところ、良好な結晶性を有するシンチレーター層を得ることができた。

【0016】ここで、特開平7-27863号公報に記載された発明と本発明との違いについて説明する。特開平7-27863号公報には、基板にシンチレーターを形成する場合にシンチレーターの所定の位置に亀裂を生じさせるために、基板に凹状又は凸状のパターンを形成することが記載されている。しかしながら、同公報にはセンサー基板上で画素内においても段差が生じ、この段差がシンチレーター層の結晶性に影響を及ぼし、開口率を低下させる課題、及び段差を軽減するために、シンチレーター層と接する面を平坦面とすることの開示はない。

【0017】なお、本願において、放射線とは粒子線又は電磁波をいい、シンチレーターはこれらの粒子線又は電磁波を光電変換素子で検知可能な領域の波長の光に変換する物質をいう。特に、X線は前述したように、医療分野や非破壊検査等の分野で用いられており、本発明が好適に用いられる。

【0018】

【実施例】以下、本発明の実施例について図面を用いて詳細に説明する。なお、以下に示す実施例は放射線検出装置の一例としてX線検出装置を例にとって説明する。

(実施例1) 本発明の第1の実施例として、光電変換素子としてPIN型フォトセンサーとスイッチ素子としてTFTを利用した構成のセンサー基板を用いて説明する。

【0019】図1(a)、(b)は本発明の第1実施例のX線検出装置の製造工程を示す断面図である。

【0020】まず、図1(a)に示すように、ガラス等の基板11上にPIN型フォトダイオードからなる光電変換素子部12及びTFT13が形成され、その上にデバイス特性の安定化のためにSiN保護膜14が形成される。

【0021】図2はセンサー基板の等価回路図、図3はセンサー基板の模式的断面図を示し、図2、図3中、101はPIN型フォトダイオード、102はTFT、103は信号線、104はゲート配線、105はセンサーバイアス配線である。

【0022】また、図3において、201はガラス基板、202はゲート配線、203はゲート絶縁膜、204はi型a-Si活性層、205はSiN層、206はn<sup>+</sup>型オーミックコンタクト層、207はSD(ソース・ドレイン)電極、208はセンサー下電極、210、211、212はそれぞれp、i、n型a-

-Si層、209はセンサー上電極、213はSiN保護膜である。なお、図3中において、センサーバイアス配線は不図示である。

【0023】本実施例では図3に示すように、TFTは逆スタガー型のTFTを用い、SiNゲート絶縁層、i型a-Si活性層、n<sup>+</sup>オーミックコンタクト層より構成されている。一方、PIN型フォトダイオードは、p型a-Si層、i型a-Si層、n型a-Si層より構成されている。即ち、TFTとPIN型フォトダイオードとでは、層構成が異なり、その結果、センサー基板の表面段差は機能素子間で大きなものとなる。

【0024】このような構成のセンサー基板上に、通常、デバイス特性の安定化のためにSiN保護膜14が形成される。

【0025】その後、図1(b)に示すように、平坦化層15としてポリイミドをスピナーを用いて塗布形成した。ポリイミドとしては、東レ製、セミコファイン(LP-62; 通常粘度は600~1000cps、固形分は16.5~18.5%)である。スピナー条件は第1回目は50(rpm)/30(sec)、第2回目はX(rpm)/60(sec)(X: 粘度(cps)×固形分(%)×0.0563)とした。

【0026】平坦化層はスクリーン印刷、ロールコーター、スプレー、スプレーアンドスピンなどでも可能である。その後、シンチレーター層として、CsIを蒸着する。CsIは本実施例では柱状結晶を成長させた。本実施例では、このようにCsIの蒸着面を平坦化層15としたことで、CsIの蒸着面の凹凸をなくしCsIの結晶性が良好なものを得ることができた。

(実施例2) 本発明の第2の実施例は、上述した第1の実施例のCsI層上を平坦化し、さらに光反射膜として(保護膜も兼ねている)Al膜を設けたものである。

【0027】図4(a)~(c)は本発明の第2実施例のX線検出装置の製造工程を示す断面図である。

【0028】図4(b)に示すCsI積層工程までは、図1(a)、(b)を用いて説明した第1実施例の製造工程と同様にして製造を行う。

【0029】次に、積層されたCsI16の表面を平坦化した。CsIを柱状結晶として成長させた場合、その表面は数μmから数10μm程度の凹凸を示す。本実施例では、反射膜、或いは、耐湿性保護膜を均一に、且つ、カバレッジ良く形成するために、ポリウレタン研磨布及びシリカ研磨剤などを用いて平坦化を行った。図5は研磨領域Pを示す一部断面図である。なお、平坦化はエッチバック等のフォトリソグラフィにより可能でもある。

【0030】その後、反射膜と保護膜を兼ねてAl膜17を形成した。

(実施例3) 本発明の第3の実施例は、上述した第2の実施例においてCsI層の研磨を行わずに、平坦化層としてポリイミド膜を形成したものである。

【0031】図6は本発明の第3実施例のX線検出装置の構成を示す断面図である。

【0032】本実施例のX線検出装置を作製するには、まず、CsI積層工程までは、図1(a)、(b)を用いて説明した第1実施例の製造工程と同様にして製造を行う。

【0033】次に、積層されたCsI 16上に平坦化層としてポリイミドをスピナーを用いて塗布形成している。上述したように、CsIを柱状結晶として成長させた場合、その表面は数 $\mu\text{m}$ から数10 $\mu\text{m}$ 程度の凹凸を示すがポリイミドを塗布形成することで表面が平坦化される。さらに、反射膜、或いは、耐湿性保護膜を均一に、且つ、カバレッジ良く形成するために、反射膜と保護膜を兼ねてA1膜を形成した。図7はポリイミドおよびA1膜形成後の構成を示す断面図である。

【0034】なお、本実施例では、図8(a)、(b)に示すように、センサー基板端部の端面にもポリイミド膜18及びA1膜17が形成されている。CsIは第1の平坦化層となるポリイミド膜15と第2の平坦化層となるポリイミド膜18とによりパッケージされた構造となっている。さらに、更に、第1および第2の平坦化層は、耐湿性保護膜となるA1膜17でパッケージされた構造となっている。このような構成を取ることで、例えばCsIが水分等の外部雰囲気の影響を受けないようにして耐久性を向上させることができる。

【0035】図9は、センサー基板端面にポリイミド膜18及びA1膜17が形成される場合の製造工程を示す図である。

【0036】なお、このような端部処理を行わなくても、例えばアルミ箔等の薄板金属板でセンサー基板を覆うことで同様な効果を得ることができる。このような構成例としては本件出願人が特願平10-96958号に提案したものがある。この構成を本発明に適用することができる。

【0037】図16及び図17は特願平10-96958号において示されたX線検出装置の断面図である。図16ではシンチレーター層211の端部を覆うように、傾斜面を持つように薄板金属板214を延伸し、この端部を下側に折り曲げ、センサー基板の一部に樹脂封止材216を設けている。この構成では有機樹脂又は無機樹脂の樹脂封止材216によって水分等の通過を抑制することができるとともに、薄板金属板214とシンチレーター層211との間に形成される空間によっても水分等がシンチレーター層211に侵入するのを防止することができる。

【0038】また、図17では薄板金属板214をシンチレーター層端部に沿って折り曲げた形状にし、外周を有機樹脂又は無機樹脂の樹脂封止材216で封止した構成にしている。この構成ではシンチレーター層の端面部分が金属により覆われているので、水分等がシンチレー

ター層へ侵入するのを抑制できる。

(実施例4) 本発明の第4の実施例は、上述した第3の実施例のように、CsIの蒸着面の平坦化する場合に、ポリイミド膜を用いずSiN保護膜をCMP等により研磨することで行ったものである。

【0039】図10(a)、(b)は本発明の第4実施例のX線検出装置の製造工程を示す断面図である。本実施例は上記のようにCsIの蒸着面の平坦化する場合に、ポリイミド膜を用いずSiN保護膜を研磨する点を除いて第3の実施例の工程と同じなので、主として研磨工程について説明を行う。

【0040】図10(a)に示すように、PIN型フォトダイオード12、TFT13等による表面の凹凸が埋まるようにSiN保護膜14を形成した後に、CMP等により研磨することでSiN保護膜14表面を平坦化する。その後、上述した第3実施例と同様に図10(b)に示すように、CsI層16、平坦化層としてポリイミド膜18、耐湿性保護膜となるA1膜17を形成した。なお保護膜14としてSiO<sub>2</sub>膜を用いてもよい。

【0041】本実施例において、保護膜14は、PIN型フォトダイオード12、TFT13を保護する部分については、PIN型フォトダイオード、TFTの特性に影響を与えず、緻密な膜を形成することが望ましいが、平坦化させる部分については必ずしも、このような膜を形成する必要はない。

【0042】図11はPIN型フォトダイオード12、TFT13を保護する部分は、特性に影響を与えず、緻密な第1の保護膜14、凹凸部分を埋める部分は研磨しやすい、堆積速度が速い等の材料からなる第2の保護膜19で形成した場合を示す断面図である。

【0043】第1の保護膜14としてSiN膜、第2の保護膜としてSiO<sub>2</sub>膜を形成したり、同一の材料の膜(SiN膜やSiO<sub>2</sub>膜)で、製造方法や製造条件を変えて第1の保護膜14と第2の保護膜19を形成することができる。同一の材料の膜で第1の保護膜14と第2の保護膜19の製造条件を変えて形成する場合の例としては、第1の保護膜をH<sub>2</sub>、N<sub>2</sub>、SH<sub>4</sub>の混合ガスでCVD法により堆積し、第2の保護膜をH<sub>2</sub>、NH<sub>3</sub>、SH<sub>4</sub>の混合ガスでCVD法により堆積することで、PIN型フォトダイオード、TFTの特性に影響を与えず、しかも堆積速度を向上させて保護膜を形成することができる。第1の保護膜と第2の保護膜の製造方法を変えて形成する場合の例としては、第1の保護膜をH<sub>2</sub>、N<sub>2</sub>、SH<sub>4</sub>の混合ガスでCVD法により堆積し、第2の保護膜をスパッタ法で堆積する場合が挙げられる。

【0044】前述した実施例1~4は、一枚のセンサー基板について説明したが、センサー基板の大きさに限界があるときに大面積のX線検出装置を構成する場合には、複数のセンサー基板を貼り合わせて構成することがある。図14及び図15を用いて、複数のセンサー基板

を貼り合わせて大面積のX線検出装置を構成した場合の実装例について説明する。

【0045】センサー基板20は、PIN型フォトダイオード、TFT、第1のSiN保護膜上に、第1のポリイミド平坦化層、CsI等のシンチレーター層、第2のポリイミド平坦化層、Al反射膜、第2のSiN保護膜の層構成を有している。第2のSiN保護膜はAl反射膜がセンサー基板切断時に腐食されるのを防止する目的で設けられることもある。

【0046】以上の様に構成されたセンサー基板はダイヤモンドブレードにより切断され、図14に示すように、基台21に貼り合わせられる。

【0047】図15は図14のA-A断面図であり、図15に示すように、センサー基板20間の貼り合わせ部には、光学的なクロストークを防止するために黒色の樹脂22を充填している。また、センサー基板の端面が露出している場合にはエポキシ等の樹脂23で被覆することが望ましい。

(実施例5) 本発明の第5の実施例として、複数のセンサー基板を貼り合わせた後に平坦化を行う場合について述べる。

【0048】図12に示すように、基台21に複数のセンサー基板20を貼り合わせた後、ポリイミド平坦化層15を塗布し、この時、貼り合わせクロス部にディスプレイベンダーで一旦充填した後、再度、基板全体にスピコートする。その後、CsI等のシンチレーター層16を蒸着し、第2のポリイミド平坦化層18を塗布した後、Al膜17を形成する。

【0049】なお、不図示であるが基板張り合わせ前には、基板端面及び表面の一部に黒色の樹脂を塗布し光学的クロストークを防止している。

【0050】本実施例において、第3実施例と同様に、センサー基板端面にポリイミド膜18及びAl膜17を形成したり、アルミ箔等の薄板金属板でセンサー基板を覆う端面処理を行ってもよいことはもちろんである。

【0051】以上説明した各実施例は、光電変換素子としてPIN型フォトダイオードを用いているが、TFTと同じ層構成を有するMIS型フォトセンサーを用いることができる。このようなMIS型フォトセンサーを用いたX線検出装置は、例えば特開平7-250512号公報に開示されている。

【0052】図13(a)は一画素に相当する部分の平面図、図13(b)は図13中破線A-Bで示した部分の断面図である。

【0053】図13において、S11は光電変換素子、T11はTFT、C11はコンデンサ、SIGは信号配線である。301はガラスなどで形成される絶縁基板上に設けられた、AlやCrなどで形成される下部電極である。302は電子、ホール共に通過を阻止する窒化シリコン(SiN)などで形成される絶縁層であり、その

厚さはトンネル効果により電子、ホールが通過できないほどの厚さである500オングストローム以上に設定される。303は水素化アモルファスシリコン(a-Si:H)の真性半導体i層で形成される光電変換半導体層、304は光電変換半導体層303に透明電極305側からのホールの注入を阻止するa-Siのn<sup>+</sup>層で形成される注入阻止層、透明電極305はITOのようなインジウム又はスズを含む化合物、酸化物などで形成される。306はSiN保護膜である。

【0054】図13から明らかなように、光電変換素子はTFTと同一膜構成であり、またコンデンサC11と光電変換素子S11とは特別に素子を分離しておらず、光電変換素子S11の電極の面積を大きくすることによりコンデンサC11を形成している。

【0055】次に、本発明によるX線検出装置の実装例及びそれを用いたX線検出システムについて説明する。

【0056】図18(a)、図18(b)は本発明によるX線検出装置の実装例の模式的構成図及び模式的断面図である。

【0057】光電変換素子とTFTはa-Siセンサ基板6011内に複数個形成され、シフトレジスタSR1と検出用集積回路ICが実装されたフレキシブル回路基板6010が接続されている。フレキシブル回路基板6010の逆側は回路基板PCB1、PCB2に接続されている。前記a-Siセンサ基板6011の複数枚が基台6012の上に接着され大型の光電変換装置を構成する基台6012の下には処理回路6018内のメモリ6014をX線から保護するため鉛板6013が実装されている。a-Siセンサ基板6011上にはX線を可視光に変換するためのシンチレーター6030たとえばCsIが、蒸着されている。図18(b)に示されるように全体をカーボンファイバー製のケース6020に収納している。

【0058】図19は本発明によるX線検出装置のX線診断システムへの応用例を示したものである。

【0059】X線チューブ6050で発生したX線6060は患者あるいは被験者6061の胸部6062を透過し、シンチレーターを上部に実装した光電変換装置6040に入射する。この入射したX線には患者6061の体内部の情報が含まれている。X線の入射に対応してシンチレーターは発光し、これを光電変換して、電気的情報を得る。この情報はデジタルに変換されイメージプロセッサ6070により画像処理され制御室のディスプレイ6080で観察できる。

【0060】また、この情報は電話回線6090等の伝送手段により遠隔地へ転送でき、別の場所のドクタールームなどディスプレイ6081に表示もしくは光ディスク等の保存手段に保存することができ、遠隔地の医師が診断することも可能である。またフィルムプロセッサ6100によりフィルム6110に記録することもでき



る。

【0061】

【発明の効果】以上説明したように、本発明によれば、シンチレーター層を構成するCsI等の結晶性の向上させることができる。更に、CsI等のシンチレーター層の表面の凹凸を平坦化し、反射膜、保護膜をカバレッジ良く、高信頼性で作製することができる。

【0062】更に、センサー基板を貼り合わせて作成する場合において、複数基板に均一にCsI等のシンチレーター層を形成することができる。

【0063】その結果、実質的な開口率を上げ、高感度、ハイスピードの放射線検出装置を提供することができる。

【図面の簡単な説明】

【図1】本発明のX線検出装置の第1実施例の製造工程を示す断面図である。

【図2】センサー基板の等価回路図である。

【図3】センサー基板の模式的断面図である。

【図4】本発明のX線検出装置の第2実施例の製造工程を示す断面図である。

【図5】本発明の第2実施例における研磨工程を説明するための断面図である。

【図6】本発明のX線検出装置の第3実施例の構成を示す断面図である。

【図7】本発明の第3実施例の構成を示す一部拡大断面図である。

【図8】本発明のX線検出装置の第3実施例の単部の構成を示す平面図及び断面図である。

【図9】本発明のX線検出装置の第3実施例の製造工程を示す断面図である。

【図10】本発明のX線検出装置の第4実施例の製造工程を示す断面図である。

【図11】本発明のX線検出装置の第4実施例の他の製造工程を示す断面図である。

【図12】本発明のX線検出装置の第5実施例の単部の構成を示す平面図及び断面図である。

【図13】他の構成のセンサー基板の模式的平面図及び断面図である。

【図14】センサー基板を貼り合わせてX線検出装置を構成する場合の構成を示す斜視図である。

【図15】図14のA-A断面図である。

【図16】特願平10-96958号において示されたX線検出装置の断面図である。

【図17】特願平10-96958号において示されたX線検出装置の他の構成の断面図である。

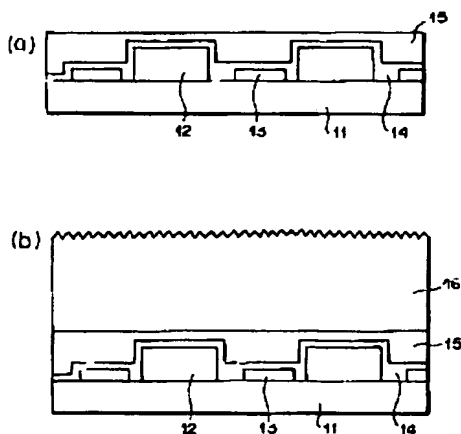
【図18】本発明によるX線検出装置の実装例の模式的構成図及び模式的断面図である。

【図19】本発明によるX線検出装置のX線診断システムへの応用例を示したものである。

【符号の説明】

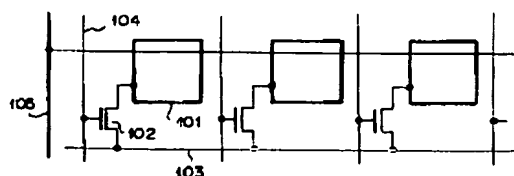
- 11 基板
- 12 PIN
- 13 TFT
- 14 SiN
- 15 平坦化層
- 16 シンチレーター層
- 17 Al層
- 18 平坦化層
- 19 SiO<sub>2</sub>層

【図1】

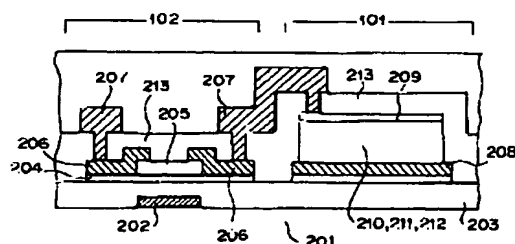


- 11 : 基板
- 12 : PIN
- 13 : TFT
- 14 : SiN
- 15 : 平坦化層
- 16 : シンチレーター層

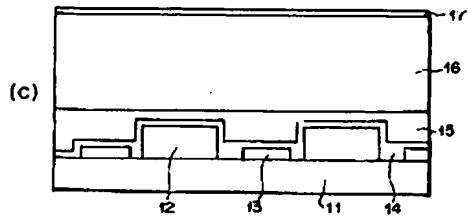
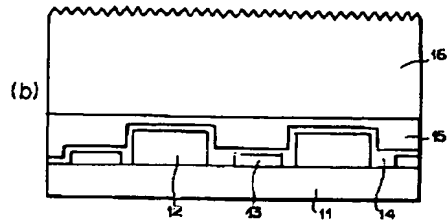
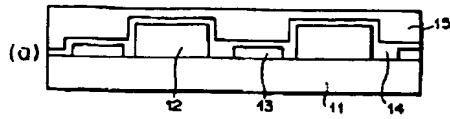
【図2】



【図3】

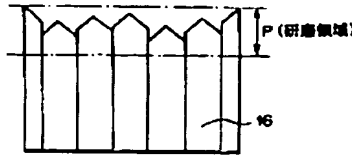


【図4】

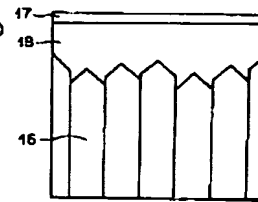


- 11: 基板  
12: PIN  
13: TFT  
14: SIN  
15: 平坦化層  
16: シンチレータ層  
17: Al層

【図5】

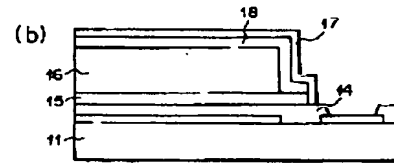
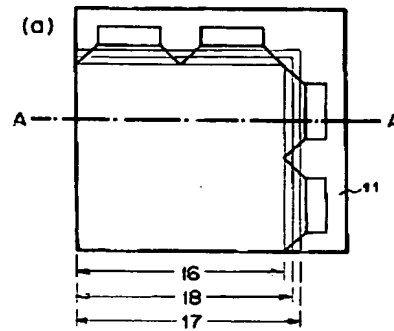


【図7】

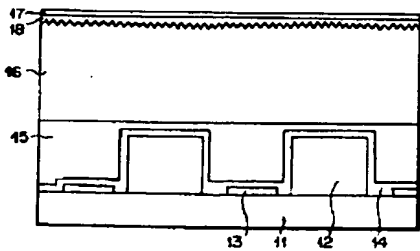


- 16: シンチレータ層  
17: Al層  
18: 平坦化層

【図8】

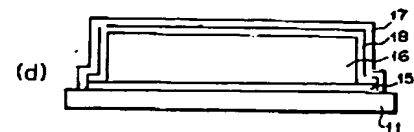
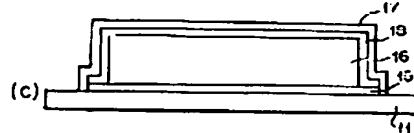
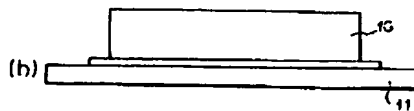
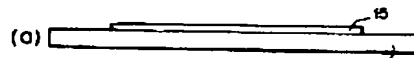


【図6】

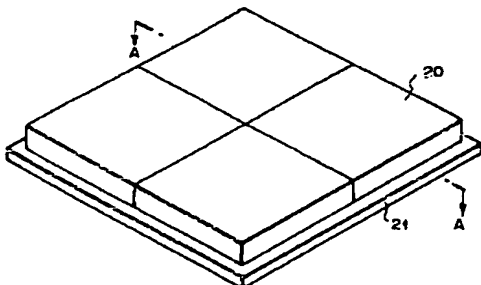


- 11: 基板  
12: PIN  
13: TFT  
14: SIN  
15: 平坦化層  
16: シンチレータ層  
17: Al層  
18: 平坦化層

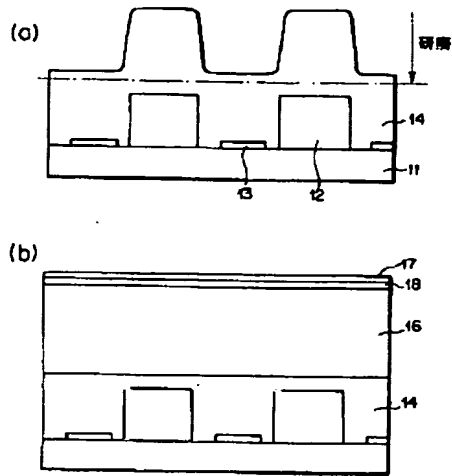
【図9】



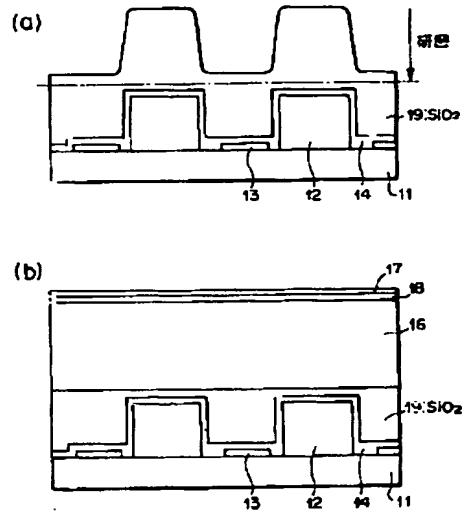
【図14】



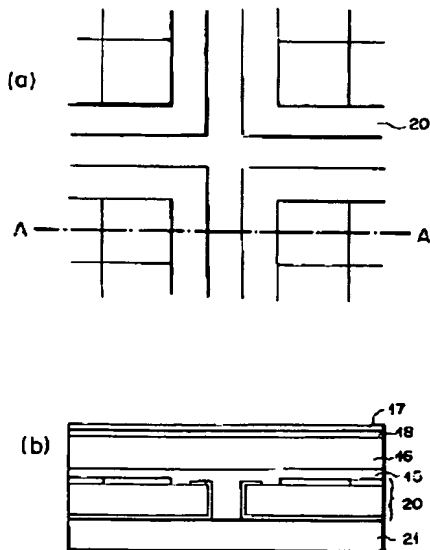
【図10】



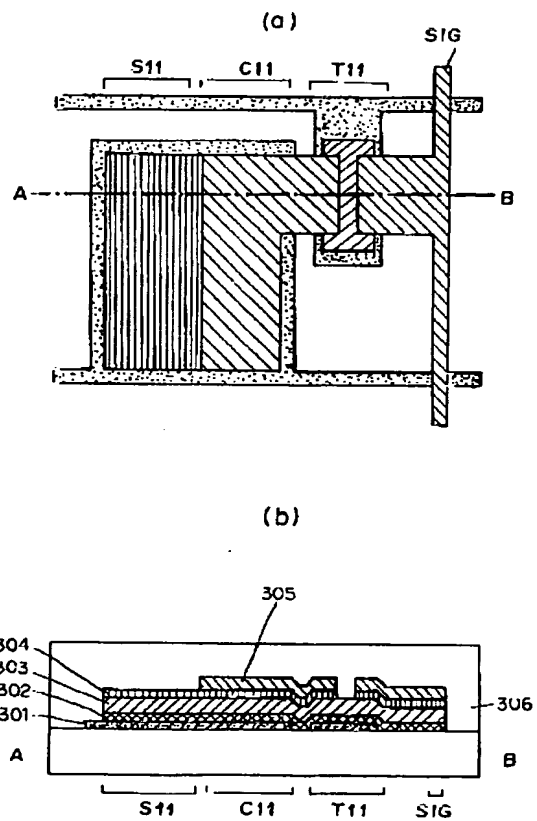
【図11】



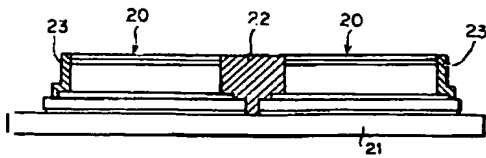
【図12】



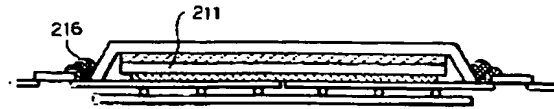
【図13】



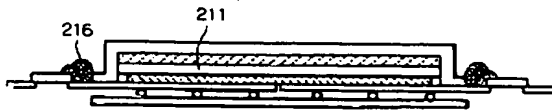
【図15】



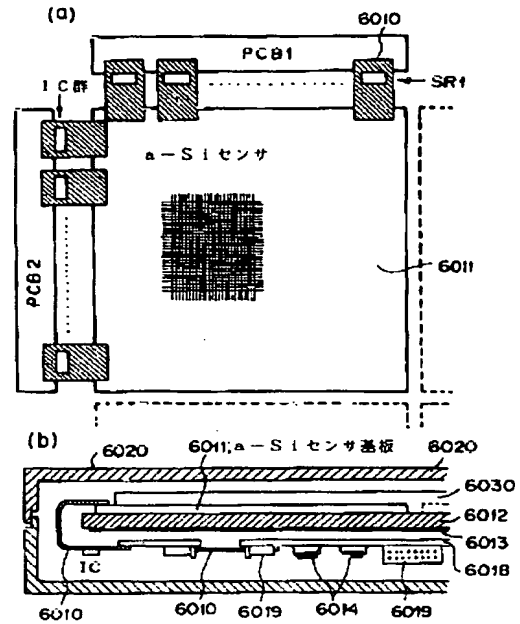
【図16】



【図17】



【図18】



【図19】

